

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2001年 2月 9日

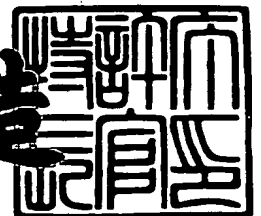
出 願 番 号
Application Number: 特願2001-033760

出 願 人
Applicant(s): シャープ株式会社

2001年 3月16日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2001-3019236

【書類名】 特許願

【整理番号】 175506

【提出日】 平成13年 2月 9日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/136
G09F 9/30

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 和泉 良弘

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 近間 義雅

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 村井 淳人

【特許出願人】

【識別番号】 000005049

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100062144

【弁理士】

【氏名又は名称】 青山 蓀

【選任した代理人】

【識別番号】 100084146

【弁理士】

【氏名又は名称】 山崎 宏

【先の出願に基づく優先権主張】

【出願番号】 特願2000-165848

【出願日】 平成12年 6月 2日

【手数料の表示】

【予納台帳番号】 013262

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0003090

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 アクティブマトリクス基板ならびに表示装置および撮像装置

【特許請求の範囲】

【請求項 1】 マトリクス状に形成されたスイッチング素子と、このスイッチング素子を制御するゲート信号線と、上記スイッチング素子に接続され、上記ゲート信号線に直交するように形成されたソース信号線と、上記スイッチング素子、ゲート信号線およびソース信号線の上に形成された層間絶縁膜と、この層間絶縁膜の上に形成され、この層間絶縁膜を貫くコンタクトホールを介して上記スイッチング素子に接続される画素電極とを備えたアクティブマトリクス基板において、

上記画素電極が、感光性導電材料から形成されていることを特徴とするアクティブマトリクス基板。

【請求項 2】 請求項 1 に記載のアクティブマトリクス基板において、上記感光性導電材料が透明であることを特徴とするアクティブマトリクス基板。

【請求項 3】 請求項 1 に記載のアクティブマトリクス基板において、上記感光性導電材料は、ネガ型の感光性を有することを特徴とするアクティブマトリクス基板。

【請求項 4】 請求項 1 に記載のアクティブマトリクス基板において、上記感光性導電材料は、導電性微粒子を含有する感光性樹脂からなることを特徴とするアクティブマトリクス基板。

【請求項 5】 請求項 4 に記載のアクティブマトリクス基板において、上記導電性微粒子は、インジウム錫酸化物またはアンチモン錫酸化物または亜鉛酸化物であることを特徴とするアクティブマトリクス基板。

【請求項 6】 請求項 1 に記載のアクティブマトリクス基板において、上記感光性導電材料は、着色剤を含有していることを特徴とするアクティブマトリクス基板。

【請求項 7】 請求項 1 乃至 6 のいずれか 1 つに記載のアクティブマトリクス基板を備えたことを特徴とするフラットパネル型の表示装置。

【請求項 8】 請求項 1 乃至 6 のいずれか 1 つに記載のアクティブマトリク

ス基板を備えたことを特徴とするフラットパネル型の撮像装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、アクティブマトリクス基板ならびにこれを用いたフラットパネル型の表示装置および撮像装置に関する。

【 0 0 0 2 】

【従来の技術】

液晶表示装置は、周知のように電極の形成された 2 枚の基板によって液晶分子を挟持し、両基板の電極間に電気信号を印加することによって、バックライトから入射する光の透過率を変化させて情報を表示するものである。この液晶表示装置は、ブラウン管方式と比較して、薄型、軽量、低消費電力であることを特徴としており、卓上パーソナル情報端末機器やアミューズメント機器等に搭載されている。

【 0 0 0 3 】

高精細化と高画質化の要望が高い現在、液晶表示装置の主流は、薄膜トランジスタ(以下、T F Tと略称する)等の能動素子を備えたアクティブマトリクス型であり、アクティブマトリクス型の液晶表示装置では、画素の開口率を大きくするための開発が盛んに行なわれている。なぜなら、画素の開口率の増大によって、バックライトから入射する光の透過率が向上するので、バックライトの消費電力を低減しても同一照度を得ることができ、同一消費電力のバックライトを用いるならより高い照度を得ることができるからである。

【 0 0 0 4 】

このような開口率の増大を図ったアクティブマトリクス型液晶表示装置として、例えば本願出願人に属する特許(特許第 2 9 3 3 8 7 9 号公報)があり、この液晶表示装置は、画素電極を開口部一杯まで広げた構造を有し、基板状にマトリクス状に形成された画素の 1 画素分が図 7 および図 8 に示されている。図 7 はアクティブマトリクス基板の平面図であり、図 8 は図 7 のVIII-VIII線断面図である。

【 0 0 0 5 】

上記液晶表示装置のアクティブマトリクス基板は、概ね、透光性基板 2 1 上に、スイッチング素子である T F T 1 4 と、この T F T 1 4 を制御するゲート信号線 1 2 と、T F T 1 4 に接続され、ゲート信号線 1 2 に直交して形成されたソース信号線 1 3 と、T F T 1 4、ゲート信号線 1 2、ソース信号線 1 3 の上に形成された層間絶縁膜 2 8 と、この層間絶縁膜 2 8 を貫くコンタクトホール 1 6 を介して T F T 1 4 に接続される画素電極 1 1 とを備えてなる。

【 0 0 0 6 】

上記液晶表示装置のアクティブマトリクス基板は、次のように製造される。即ち、まず、透光性基板 2 1 上にゲート信号線 1 2 と容量配線 1 7 を形成し、少なくともこれらを覆うようにゲート絶縁膜 2 3 を形成する。その後、T F T 1 4 を形成する箇所に半導体層 2 4、必要に応じてチャネル保護層 2 5、ソース電極 2 6 a、ドレイン電極 2 6 b を形成し、ソース電極 2 6 a に接続されるソース信号線 1 3 およびドレイン電極 2 6 b に接続される接続電極 1 5 を形成した後、基板全面に亘って層間絶縁膜 2 8 を形成する。さらに、層間絶縁膜 2 8 の上に形成される画素電極 1 1 と上記接続電極 1 5 とのコンタクトを取るために、層間絶縁膜 2 8 にコンタクトホール 1 6 を設けて画素電極 1 1 を形成して、液晶表示素子を得ていた。なお、上記接続電極 1 5 の一部およびソース信号線 1 3 は、図 8 に示すように、透明導電配線 2 7 a と金属配線 2 7 b とを積層させて形成されている。

【 0 0 0 7 】

また、上記画素電極 1 1 は、次のような手順で形成される。即ち、まず、層間絶縁膜 2 8 およびコンタクトホール 1 6 を形成した後、I T O (インジウム錫酸化物)等の透明導電膜をスパッタ法等によって成膜し、さらにその上にポジ型のレジストをスピン塗布法等によって塗布する。次に、ステッパ等の露光装置によって、ゲート信号線 1 2 およびソース信号線 1 3 に対してアライメントしながら露光マスクをセットし、上部から露光する。続いて、露光パターンにしたがって上記透明導電膜をエッチングして、画素電極 1 1 としていた。

【 0 0 0 8 】

一方、画素電極の形成に上記スパッタ法による I T O の成膜を用いず、塗布法

で成膜できるITO材料を用いて、コンタクトホール16の箇所で画素電極11の増厚を図り、ラビング不良や表示不良を平坦化によって防止する方法が、本願出願人によって開示されている(特開平10-20321号公報)。しかし、この方法でも、画素電極11となるITO膜を塗布法で形成するという違いはあるものの、ITO膜をパターニングする際には、上述と同様のフォトリソグラフィ技術とエッチング技術が用いられている。

【0009】

なお、上述の層間絶縁膜上に画素電極を形成するアクティブマトリクス基板は、液晶表示装置などのフラットパネル型の表示装置のみならず、「Denny L. Lee, et al, "A New Digital Detector for Projection Radiography", Proc. SPIE, Vol. 2432, pp. 237-249, 1995」等を開示されているように、フラットパネル型の撮像装置などにも使用されている。

【0010】

【発明が解決しようとする課題】

しかしながら、いままで述べてきた従来のアクティブマトリクス基板の場合、次のような問題が生じる。即ち、

i) 画素電極11を形成するには、ITO膜を上述の方法で基板全面に形成した後、フォトレジスト塗布、このフォトレジストのマスク露光および現像、ITO膜のエッチング、フォトレジストの剥離といった一連の工程が必要となり、画素電極11の形成工程が長くなる。

【0011】

ii) ITO膜のパターニング工程において、ITO膜上に塗布したフォトレジストをマスク露光する際、露光精度(フォトレジストのパターン精度)が基板内でばらつくと、画素電極11とゲート信号線12の重ね合わせ部、または画素電極11とソース信号線13の重ね合わせ部に発生する寄生容量が、露光精度のばらつきに対応してばらつく。この寄生容量のばらつきは、表示装置における表示の均一性に影響を与え、特に、フォトレジストをステッパ露光機で露光する際には、ステッパのショット毎に上記寄生容量が微妙に異なる結果となり、ショット単位の表示むらが発生しやすい。

【 0 0 1 2 】

iii) ITO膜のパターニング工程において、ITO膜上に塗布したポジ型のフォトリソをマスク露光する際、基板上、またはマスク上にごみなどの異物が付着していると、その部分のフォトリソが露光されず、不要なレジストパターンとして残ってしまう。この不要なレジストパターンが、隣接する画素電極間の隙間部分に存在すると、その後のエッチング工程において、その部分のITO膜がエッチングされずに残ってしまうため、画素電極同士が電氣的に接続され、リーク不良が発生することがある。

【 0 0 1 3 】

そこで、本発明の目的は、画素電極の材料を変更することにより、画素電極の形成工程を短縮することができるとともに、セルフアライメントによって露光精度を向上させることができ、画素電極同士のリーク不良を防止することができるアクティブマトリクス基板ならびにこの基板を用いた表示装置および撮像装置を提供することにある。

【 0 0 1 4 】

【課題を解決するための手段】

上記目的を達成するため、本発明のアクティブマトリクス基板は、マトリクス状に形成されたスイッチング素子と、このスイッチング素子を制御するゲート信号線と、上記スイッチング素子に接続され、上記ゲート信号線に直交するように形成されたソース信号線と、上記スイッチング素子、ゲート信号線およびソース信号線の上に形成された層間絶縁膜と、この層間絶縁膜の上に形成され、この層間絶縁膜を貫くコンタクトホールを介して上記スイッチング素子に接続される画素電極とを備えたアクティブマトリクス基板において、上記画素電極が、感光性導電材料から形成されていることを特徴とする。

【 0 0 1 5 】

上記構成のアクティブマトリクス基板では、画素電極が感光性導電材料から形成されているので、画素電極をパターンニングする際に、フォトリソを用いたエッチング工程が不要になる。即ち、感光性を有する導電材料を基板上に塗布し、マスク露光を行ない、現像を行なうだけで、画素電極を形成することができ

、したがって、画素電極形成工程を短縮することができる。さらに、スパッタなどの真空成膜装置や、ITOのエッチング装置が不要となり、設備投資の削減、装置占有面積の縮小、稼働率の向上を図ることができる。また、上記アクティブマトリクス基板は、スイッチング素子、ゲート信号線およびソース信号線の上に形成された層間絶縁膜上に画素電極が形成されるので、画素電極はアクティブマトリクス基板の最終製造工程で形成される。従って、画素電極材料が他の成膜工程に悪影響を与えることがないから、画素電極材料の選択種を広げることができる。例えば、有機成分(樹脂成分)を含有する塗布型導電材料など有機、無機の両方の物性を兼ね備えた材料を幅広く使用することができる。

【0016】

一実施形態では、上記感光性導電材料として透明性を有する材料が使用される。この場合、画素電極が透明となるため、本発明のアクティブマトリクス基板は透過型表示装置用のアクティブマトリクス基板として使用できる。

【0017】

一実施形態では、上記感光性導電材料は、ネガ型の感光性を有している。

【0018】

この場合、基板上に形成されているゲート信号線やソース信号線を露光マスクとして、基板の裏面側から露光を行なうことで、アライメントフリーで自己整合的に表面側の画素電極用の積層等をパターン露光することができる。その結果、画素電極とゲート信号線の重ね合わせ部、または画素電極とソース信号線の重ね合わせ部に発生する寄生容量のばらつきを全画素領域で均一にすることができ、表示の均一性を向上させることができる。また、各信号線上に塗布された感光性導電材料は、信号線に貫通孔のような欠陥が無い限り露光されることがないから、従来のポジ型のフォトリジストをマスク露光する場合のように、露光時のごみの影響で画素電極間の隙間に導電性の残膜が発生して画素電極同士がショートすることが無く、画素電極間同士を確実に絶縁することができる。

【0019】

上記感光性導電材料は、導電性微粒子を含有する感光性樹脂であってもよい。

【0020】

この場合、容易に感光性導電材料を形成することができる。また、プリベーク温度や露光量などのパターンニング条件を左右する感光性樹脂と、導電性を左右する導電性微粒子とを個々に最適化できるという利点もある。

【 0 0 2 1 】

上記導電性微粒子として、インジウム錫酸化物またはアンチモン錫酸化物または亜鉛酸化物を使用すれば、画素電極に要求される透明度や電気特性を得ることができる。

【 0 0 2 2 】

上記感光性導電材料は、顔料等の着色剤を含有していてもよい。この場合、画素電極がカラー表示の為のカラーフィルターの役割を兼ね備えることが可能になる。したがって、カラー表示が可能な表示装置に使用できるアクティブマトリクス基板を作成する場合、従来は画素電極の形成工程とは別にカラーフィルター形成工程が必要であったが、本発明のアクティブマトリクス基板の場合、カラーフィルター形成工程を省くことが可能である。

【 0 0 2 3 】

ところで、カラー表示のために、アクティブマトリクス基板に対向する対向基板側にカラーフィルターを形成し、該対向基板をアクティブマトリクス基板と貼り合わせる方法も従来から採用されている方法である。しかし、この方法では、両基板を貼り合わせる際にずれが生じた場合、特にアクティブマトリクス基板および対向基板の基板材料が熱や水分等により伸縮するような材料（例えばプラスチック）である場合、基板の貼り合わせ精度が悪くなり、実質的な画素開口率が低下することになる。この開口率の低下は、画素サイズが小さくなるほど、すなわちアクティブマトリクス基板の高精細化が進むにつれ、あるいはアクティブマトリクス基板の大面積化が進むにつれて顕著となってくる。

【 0 0 2 4 】

これに対して、画素電極を顔料等の着色剤を含有する感光性導電材料によって形成することにより、画素電極にカラーフィルターの役割を兼ね備えさせることができるため、従来のように対向基板側にカラーフィルターを形成する必要が無い。従って、両基板を貼り合わせる際に基板間にずれが生じたとしても、画素開

口率を低下させることは無い。

【 0 0 2 5 】

また、本発明によれば、上述したいずれかの構成を有するアクティブマトリクス基板を備えたフラットパネル型の表示装置が提供される。この表示装置も上述した作用効果を奏する。

【 0 0 2 6 】

さらに、本発明によれば、上述したいずれかの構成を有するアクティブマトリクス基板を備えたフラットパネル型の撮像装置が提供される。この撮像装置も上述した作用効果を奏する。

【 0 0 2 7 】

【発明の実施の形態】

以下、本発明を図示の実施の形態により詳細に説明する。

【 0 0 2 8 】

図 1 は、本発明の一例であるアクティブマトリクス基板を、この基板にマトリクス状に配置された画素の 1 画素分を取り出して示した平面図であり、図 2 は、図 1 の II-II 線に沿う断面図である。このアクティブマトリクス基板は、画素電極の材料および形成方法が異なる点を除いて、図 7 , 図 8 で述べた従来例と同じ構成であるので、同じ部材には同一番号を付している。

【 0 0 2 9 】

上記アクティブマトリクス基板は、透光性基板 2 1 上に平面図の矩形の上下辺に沿って設けられ、T F T 1 4 のゲートに信号を供給するゲート信号線 1 2 と、透光性基板 2 1 上に平面図の矩形の中央横方向に位置して設けられた容量配線 1 7 と、これらの信号線 1 2 , 1 7 および透光性基板 2 1 を覆うゲート絶縁膜 2 3 と、このゲート絶縁膜 2 3 上に平面図の矩形の左下隅に位置して設けられたスイッチング素子としての T F T 1 4 と、上記ゲート絶縁膜 2 3 上に平面図の矩形の左右辺に沿って設けられ、T F T 1 4 のソースにデータ信号を供給するソース信号線 1 3 と、これらを覆う層間絶縁膜 2 8 と、この層間絶縁膜 2 8 を貫くコンタクトホール 1 6 および接続電極 1 5 を介して T F T 1 4 に連なる後述する画素電極 1 で構成される。

【 0 0 3 0 】

上記 T F T 1 4 は、ゲート信号線 1 2 上にゲート絶縁膜 2 3 を介して形成されたアモルフォス Si からなる半導体層 2 4 と、この半導体層 2 4 の両側にチャネル保護層 2 5 で隔てられて形成された n+ 型アモルフォス Si からなるソース電極 2 6 a およびドレイン電極 2 6 b とからなり、上記ソース信号線 1 3 および接続電極 1 5 の一部は、透明導電配線 2 7 a と金属配線 2 7 b を積層して形成される。また、上記層間絶縁膜 2 8 は、 SiO_2 や SiN_x 等の無機絶縁膜またはアクリル系樹脂やポリイミド系樹脂等の有機絶縁膜からなる。

【 0 0 3 1 】

本発明の特徴をなす画素電極 1 は、感光性導電材料としてインジウム錫酸化物 (I T O : Indium-Tin-Oxide) またはアンチモン錫酸化物 (A T O : Antimony-Tin-Oxide) または亜鉛酸化物 (ZnO) の微粒子 (粒径 $0.001 \sim 0.05 \mu\text{m}$) を 5 0 ~ 9 0 wt% 含有するネガ型のアクリル重合樹脂などの感光性透明樹脂を、層間絶縁膜 2 8 上に塗布して形成されるので、層間絶縁膜 2 8 を貫くコンタクトホール 1 6 の部分において、図 8 に示した従来例の画素電極 1 1 のように凹部を生じることなく、コンタクトホール 1 6 を埋めた略平坦な表面形状を呈している。

【 0 0 3 2 】

上記構成のアクティブマトリクス基板は、次のようにして製造される。

【 0 0 3 3 】

まず、透光性基板 2 1 上にゲート信号線 1 2 および容量配線 1 7 を形成し、少なくともこれらを覆うようにゲート絶縁膜 2 3 を形成する。その後、T F T 1 4 を形成する箇所に半導体層 2 4、必要に応じてチャネル保護層 2 5、ソース電極 2 6 a、ドレイン電極 2 6 b を形成し、このソース電極 2 6 a に接続されるソース信号線 1 3 およびドレイン電極 2 6 b に接続される接続電極 1 5 を形成した後、透光性基板 2 1 の全面に亘って層間絶縁膜 2 8 を形成する。さらに、この層間絶縁膜 2 8 の上に形成される画素電極 1 と上記接続電極 1 5 とのコンタクトを取るために、層間絶縁膜 2 8 にコンタクトホール 1 6 を設ける。ここまでの工程は、図 7、図 8 で述べた従来例と同じである。

【 0 0 3 4 】

次に、画素電極 1 となる透明導電膜として塗布型の感光性透明導電材料(例えば、特開平 1 0 - 2 5 5 5 5 6 号公報に記載されている透明感光性樹脂に I T O または A T O の超微粒子を分散させた材料または透明感光性樹脂に Z n O の超微粒子を分散させた材料)をスピン塗布法によって基板全面に平坦に塗布し、8 0 ℃～1 0 0 ℃で 5 ～1 5 分間乾燥させる。

【 0 0 3 5 】

続いて、乾燥した感光性透明導電膜にマスク露光を行なった後、TMAH(テトラ・メチル・アンモニウム・ヒドロオキシド)系の有機アルカリ現像液を用いて感光性透明導電膜を所望の形状に現像する。そして、200℃～250℃で 1 5 ～3 0 分間の焼成を行なうことで、画素電極 1 をパターン形成してアクティブマトリクス基板が完成する。

【 0 0 3 6 】

このようにして製造されたアクティブマトリクス基板は、画素電極 1 が、感光性透明導電材料で形成されているので、画素電極 1 をパターンニングする際に、従来のようなフォトリソストを用いたエッチング工程が不要になる。即ち、感光性をもつ透明導電材料を基板上に塗布し、マスク露光を行ない、現像を行なうだけで、画素電極 1 を形成することができ、画素電極形成工程を短縮することができる。

【 0 0 3 7 】

また、スパッタ装置などの真空成膜装置や、I T O のエッチング装置が不要になるから、設備投資の削減、装置占有面積の縮小、稼働率の向上を図ることができる。

【 0 0 3 8 】

さらに、上記アクティブマトリクス基板では、ゲート信号線 1 2、ソース信号線 1 3、T F T 1 4 の上層に形成された層間絶縁膜 2 8 上に画素電極 1 が形成されるので、画素電極 1 はアクティブマトリクス基板の最終製造工程で形成される。従って、画素電極材料が他の成膜工程に悪影響を与えることがないから、画素電極材料の選択種を広げることができる。例えば、上述の特開平 1 0 - 2 5 5 5 5 6 に開示されているような有機成分(樹脂成分)を含有する塗布型の透明導電材

料などを幅広く使用することができる。

【 0 0 3 9 】

図 9 は、上記塗布型の透明導電材料にとって、画素電極 1 の下層に層間絶縁膜 2 8 がある図 1 , 2 に示す構造が必須であることを説明するために、層間絶縁膜 2 8 がない従来のアクティブマトリクス基板を示す断面図である。

【 0 0 4 0 】

図 9 のアクティブマトリクス基板では、画素電極 1 1 を形成した後に、T F T 1 4 やソース信号線 1 3 の露出を防ぐために SiN_x や SiO_2 からなる絶縁保護膜 2 9 が形成される。そして、絶縁保護膜 2 9 は、通常、プラズマ C V D を用いて 3 0 0 ° C 以上の温度で成膜されるため、先に積層される画素電極 1 1 の材料に本発明による有機成分(樹脂成分)を含有する塗布型の透明導電材料を用いると、上記絶縁保護膜 2 9 の形成工程で塗布型の透明導電材料が変質してしまう。

【 0 0 4 1 】

つまり、本発明の有機成分(樹脂成分)を含有する塗布型透明導電材料を画素電極に用いるためには、図 1 , 図 2 に示したような画素電極 1 の下層に層間絶縁膜 2 8 があるアクティブマトリクス基板の構造が必須となるのである。

【 0 0 4 2 】

なお、本発明の画素電極に用いる感光性透明導電材料は、上記実施の形態の透明感光性樹脂に I T O または A T O または ZnO の超微粒子を分散させた材料に限定されないが、このような材料を用いることによって、容易に I T O または A T O 材料または ZnO に感光性を付与することができ、また、プリベーク温度や露光量などのパターニング条件を左右する感光性樹脂と、導電性を左右する透明導電性微粒子とを個々に最適化できるという利点があるので好都合である。また、透明導電性微粒子として I T O または A T O または ZnO を用いることによって、画素電極に要求される透明度(可視光透過率: 9 0 % 以上)や電気特性(シート抵抗値: $1 \text{ E } 5 \Omega / \square$ 以下)を容易に得ることができるという利点がある。

【 0 0 4 3 】

また、上記感光性透明導電材料は、塗布型のものに限定されず、転写(ラミネート)型のドライフィルム材料であってもよい。

【 0 0 4 4 】

図 3 (A)～(C)は、図 1 , 2 で述べた画素電極 1 の形成手順を示す模式図である。画素電極 1 は、次のような手順で形成される。なお、図 3 (A)～(C)では、図面を簡単にするために、いくつかの層を省略している。

【 0 0 4 5 】

即ち、まず、図 3 (A)に示すように、層間絶縁膜 2 8 が形成された透光性基板 2 1 の表面に、露光された部分がパターンとして残るネガ型の感光性透明導電材料 2 を塗布する。

【 0 0 4 6 】

次に、図 3 (B)に示すように、透光性基板 2 1 の裏面側から紫外線 R によって露光する。これが重要なポイントである。このとき、アクティブマトリクス基板 2 1 上に形成されている金属製のゲート信号線 1 2 やソース信号線 1 3 (図 3 には示していないが、この図の参照番号 1 2 を 1 3 に変えると、ソース信号線が現われた状態を表すことになる。)などが露光マスクの役割を果たすので、信号線が存在する部分には光が照射されない。なお、容量配線 1 7 や T F T 1 4 の上層にあって本来露光すべき感光性透明導電材料 2 の部分が裏面露光によって露光できない場合は、裏面露光と共に従来の表面露光を用いればよい。

【 0 0 4 7 】

露光後の現像処理によって、図 3 (C)に示すような画素電極 1 がパターンニングされる。図 3 (B)の露光工程で信号線をマスクとして裏面露光を行なったため、信号線 1 2 , 1 3 の真上の未露光の感光性透明導電材料が除去され、信号線 1 2 , 1 3 の存在する部分を境界にして画素電極 1 がパターン形成される。

【 0 0 4 8 】

ネガ型の感光性透明導電材料を用いて裏面から露光を行なうことによって、次のような利点が生じる。

【 0 0 4 9 】

基板 2 1 上に形成されているゲート信号線 1 2 やソース信号線 1 3 を露光マスクとして、基板 2 1 の裏面側から露光を行なえば、画素電極 1 の矩形はアライメントフリーで自己整合的にパターン形成することができる。この結果、画素電極

1 とゲート信号線 1 2 またはソース信号線 1 3 の重ね合わせ部 W (図 3 (C) 参照) に発生する寄生容量 C_w のばらつきを全画素領域で均一にすることができる。従って、本発明のアクティブマトリクス基板をフラットパネル型の表示装置に用いた場合、上記寄生容量 C_w を介した画素電極 1 の電位変動が全画素で均一になり、表示の均一性を向上させることができる。また、上記アクティブマトリクス基板をフラットパネル型の撮像装置に用いた場合、上記寄生容量 C_w を介した画素電極 1 の電位変動が全画素で均一になり、撮影画像の均一性を向上させることができる。

【 0 0 5 0 】

また、基板 2 1 の裏面側から露光を行なうため、各信号線上に塗布された感光性透明導電材料 2 は、信号線に貫通孔のような欠陥が無い限り露光されることはないから、従来のポジ型のフォトリジストをマスク露光する場合のように、露光時に画素電極間にあるごみに起因する未露光部で導電性の残膜が発生して画素電極同士がショートすることがなく、画素電極間同士を確実に絶縁することができる。

【 0 0 5 1 】

一般に、アクティブマトリクス基板を液晶表示装置に用いる場合、画素電極 1 のエッジ部近傍では液晶分子の配向が乱れることから、これを目立たなくするために、画素電極 1 のエッジをゲート信号線 1 2 またはソース信号線 1 3 に重畳させて存在させることが望ましい。その場合、画素電極を上述の裏面露光によって形成すれば、露光条件を過露光条件に設定することによって、画素電極 1 とゲート信号線 1 2 またはソース信号線 1 3 の重ね合わせ部 W の幅を $0 \sim 2 \mu m$ の範囲で任意に調整することができ、極めて有利である。

【 0 0 5 2 】

なお、上記の実施の形態においては、上述した従来技術の課題 i) 、 ii) 、 ii i) を解決するために、画素電極としてネガ型の感光性導電材料を用いた例を示したが、課題 i) のみを解決しようとした場合、ポジ型の感光性導電材料を用いても構わない。

【 0 0 5 3 】

更に、上述したアクティブマトリクス基板を表示装置に適用する場合、以下の構造によりアクティブマトリクス基板の画素電極をカラーフィルターとして兼用することも可能である。

【 0 0 5 4 】

図 4 は、本発明の他の実施形態に係わるアクティブマトリクス基板の断面図である。基本的な構成は、先の図 2 の構成と同様であるが、画素電極 1 の代わりに、カラーフィルター機能を備えたカラー画素電極 3 0 を備えたことが特徴である。

【 0 0 5 5 】

カラー画素電極 3 0 となるカラー導電膜として塗布型の感光性カラー導電材料を用いる。具体的には、透明感光性樹脂に、ITO、ATO、ZnO 等の導電性超微粒子と、無機または有機の材料からなる着色剤（例えば粒径 1 0 n m 以下の顔料など）を適当な割合（例えば重量比 1 : 1 : 1）でブレンドして分散させた材料を用いる。カラー画素電極 3 0 は、前述の画素電極 1 の場合と同様に、スピン塗布法によって基板全面に平坦に塗布し、8 0 ~ 1 0 0 ℃で 5 ~ 1 5 分間乾燥させた後、マスク露光および現像処理を施すことで、画素電極 3 0 をパターン形成することができる。着色剤としては、顔料以外に染料を用いても構わない。

【 0 0 5 6 】

このとき、画素電極 3 0 に含有させる顔料を赤（R）、緑（G）、青（B）の 3 種類準備し、それぞれの画素に対応させて、上記のフォトリソグラフィ工程を 3 回繰り返すことで、RGB のカラー画素電極 3 0 が形成される。

【 0 0 5 7 】

カラー画素電極 3 0 はカラーフィルターの役目を兼ねているため、カラー表示が可能な表示装置に使用できるアクティブマトリクス基板を作成する場合に、従来、画素電極の形成工程とは別に行われていたカラーフィルター形成工程が不要となる。

【 0 0 5 8 】

また、アクティブマトリクス基板と対向基板を貼り合わせて表示装置を形成する場合、画素電極 3 0 がカラーフィルターの役割を兼ね備えており、対向基板上

にカラーフィルターを形成しないため、両基板を貼り合わせる際に基板間にずれが生じたとしても、画素開口率を低下させることは無い。

【 0 0 5 9 】

図 5 (A) , (B) はそれぞれ、本発明のアクティブマトリクス基板を用いたフラットパネル型表示装置の一例としての液晶表示装置の概略構成を示す斜視図および回路図である。この液晶表示装置は、アクティブマトリクス基板 4 0 と対向基板 5 0 の間に表示媒体である液晶 (図示せず) が挟持された構造になっている。図 5 において、4 1 はアクティブマトリクス基板 4 0 のガラス基板、4 2 はスイッチング素子としての T F T、4 3 は上述した画素電極 1 と同様の材料で形成された画素電極、4 4 および 4 5 はゲート信号線およびソース信号線、4 6 は配向膜、4 7 は偏光板である。また、5 1 は対向基板 5 0 側のガラス基板、5 2 はカラーフィルター、5 3 は配向膜、5 4 は I T O からなる対向電極、そして 5 5 は偏光板である。この例では、画素電極 4 3 の材料が着色剤を含んでいないため、カラーフィルター 5 2 が対向基板 5 0 側に設けられているが、上記した画素電極 3 0 のような着色剤を含有した画素電極を用いた場合には、画素電極がカラーフィルターを兼ねるため、対向基板 5 0 側のカラーフィルター 5 2 は不要である。

【 0 0 6 0 】

当然ながら、本発明のアクティブマトリクス基板は、液晶表示装置に限らず、アクティブマトリクス基板を使用する各種フラットパネル型表示装置 (例えば E L 表示装置、電気泳動表示装置など) にも適用することが可能である。

【 0 0 6 1 】

図 6 は、本発明のアクティブマトリクス基板を用いたフラットパネル型撮像装置の一例としての X 線 (または光) 撮像装置の構成図である。アクティブマトリクス基板 6 0 上に X 線 (または光) に反応して電荷を発生する光誘電膜 7 1 が形成されており、X 線 (または光) の情報を、アクティブマトリクス基板 6 0 を用いて読み出すことができる。図 6 において、6 1 はアクティブマトリクス基板 6 0 側のガラス基板、6 2 はスイッチング素子としての T F T、6 3 は上述した画素電極 1 と同様の材料で形成された画素電極、6 4 および 6 5 はゲート信号線お

よびソース信号線、66は電荷蓄積容量、67はソース信号線65に接続された増幅器である。また、72は光誘電膜71の上に形成された上部電極、73は上部電極72に接続された高圧電源である。

【0062】

なお、アクティブマトリクス基板を非透過型の表示装置（例えば自発光型や反射型の表示装置の場合）や撮像装置に用いる場合、アクティブマトリクス基板の画素電極は必ずしも透明である必要は無い。従って、上記各実施の形態においては、透明導電性微粒子を感光性樹脂に分散させて画素電極を形成した例を示したが、これに限定されるものではない。用途に応じて、不透明な導電性微粒子（例えば金属微粒子やカーボン顔料など）を感光性樹脂に分散させて画素電極を形成することも可能であるし、ポリアセチレン等の導電性樹脂に感光性を付与した感光性導電材料で画素電極を形成しても構わない。

【0063】

【発明の効果】

以上の説明で明らかなように、請求項1のアクティブマトリクス基板は、画素電極が、感光性導電材料から形成されているので、画素電極を、フォトリソによるエッチングを用いず、感光性導電材料を基板上に塗布し、マスク露光、現像を行なうだけでパターンニングすることができ、画素電極形成工程を短縮することができるうえ、スパッタなどの真空成膜装置やITOのエッチング装置が不要となり、設備投資の削減、装置占有面積の縮小、稼働率の向上を図ることができる。また、上記アクティブマトリクス基板は、スイッチング素子、ゲート信号線およびソース信号線の上に形成された層間絶縁膜上に画素電極が形成されるので、画素電極はアクティブマトリクス基板の最終製造工程で形成されるから、画素電極材料が他の成膜工程に悪影響を与えることがなく、それ故、画素電極材料を選択種を例えば有機成分（樹脂成分）を含有する塗布型のものなどに広げることができる。

【0064】

請求項2のアクティブマトリクス基板は、上記感光性導電材料が透明であるため、透過型表示装置用のアクティブマトリクス基板として好適に使用できる。

【 0 0 6 5 】

請求項3のアクティブマトリクス基板は、感光性導電材料がネガ型の感光性を有しているので、基板上に形成されているゲート信号線やソース信号線を露光マスクとして、基板の裏面側から露光を行なうことで、アライメントフリーで自己整合的に表面側の画素電極用の積層等をパターン露光することができる。その結果、画素電極とゲート信号線またはソース信号線との重ね合わせ部に発生する寄生容量のばらつきを全画素領域で均一にすることができ、表示の均一性を向上させることができる。また、各信号線上に塗布された感光性導電材料は、信号線に貫通孔のような欠陥が無い限り露光されることがないから、従来のポジ型のフォトレジストをマスク露光する場合のように、露光時のごみの影響で画素電極間の隙間に導電性の残膜が発生して画素電極同士がショートすることが無く、画素電極間同士を確実に絶縁することができる。

【 0 0 6 6 】

請求項4のアクティブマトリクス基板は、感光性導電材料が、導電性微粒子を含有する感光性樹脂からなるので、容易に導電性微粒子に感光性を付与することができる。また、プリバーク温度や露光量などのパターンニング条件を左右する感光性樹脂と、導電性を左右する導電性微粒子とを個々に最適化できる。

【 0 0 6 7 】

請求項5のアクティブマトリクス基板は、導電性微粒子が、インジウム錫酸化物またはアンチモン錫酸化物または亜鉛酸化物であるので、画素電極に要求される透明度や電気特性を得ることができる。

【 0 0 6 8 】

請求項6のアクティブマトリクス基板は、上記感光性導電材料が着色剤を含有しているので、画素電極がカラー表示の為のカラーフィルターを兼ねることができる。したがって、カラーフィルターを別途形成する必要がなくなる。さらに、画素電極がカラーフィルターを兼ねるので、カラーフィルターを別途形成した場合、とくに対向基板に形成した場合に起こり得る画素電極とカラーフィルターとのずれの問題とは無縁である。したがって、画素電極とカラーフィルターとのずれに起因する画素開口率の低下といった問題も回避できる。

【 0 0 6 9 】

請求項 7 のフラットパネル型の表示装置は、請求項 1 乃至 6 のいずれか 1 つに記載のアクティブマトリクス基板を備えるので、請求項 1 乃至 6 で述べた作用効果を奏する。

【 0 0 7 0 】

請求項 8 のフラットパネル型の撮像装置は、請求項 1 乃至 6 のいずれか 1 つに記載のアクティブマトリクス基板を備えるので、請求項 1 乃至 6 で述べた作用効果を奏する。

【図面の簡単な説明】

【図 1】 本発明の実施形態であるアクティブマトリクス基板上の 1 画素を示す平面図である。

【図 2】 図 1 の II-II 線に沿う断面図である。

【図 3】 図 1, 2 の画素電極の形成手順を示す模式図である。

【図 4】 本発明の別の実施形態であるアクティブマトリクス基板の断面図である。

【図 5】 (A), (B) はそれぞれ本発明のフラットパネル型表示装置の一例である液晶表示装置の構成を概略的に示す斜視図と回路図である。

【図 6】 本発明のフラットパネル型撮像装置の一例の構成を概略的に示す斜視図である。

【図 7】 従来のアクティブマトリクス基板上の 1 画素を示す平面図である。

【図 8】 図 7 の VIII-VIII 線に沿う断面図である。

【図 9】 層間絶縁膜のない従来のアクティブマトリクス基板の断面図である。

【符号の説明】

- 1 画素電極
- 1 2 ゲート信号線
- 1 3 ソース信号線
- 1 4 T F T (薄膜トランジスタ)

- 1 5 接続電極
- 1 6 コンタクトホール
- 1 7 容量配線
- 2 1 透光性基板
- 2 3 ゲート絶縁膜
- 2 4 半導体層
- 2 5 チャネル保護層
- 2 6 a ソース電極
- 2 6 b ドレイン電極
- 2 7 a 透明導電配線
- 2 7 b 金属配線
- 2 8 層間絶縁膜
- 3 0 画素電極
- 4 0 アクティブマトリクス基板
- 4 1 ガラス基板
- 4 2 T F T
- 4 3 画素電極
- 4 4 ゲート信号線
- 4 5 ソース信号線
- 4 6 配向膜
- 4 7 偏光板
- 5 0 対向基板
- 5 1 ガラス基板
- 5 2 カラーフィルター
- 5 3 配向膜
- 5 4 対向電極
- 5 5 偏光板
- 6 0 アクティブマトリクス基板
- 6 1 ガラス基板

6 4 ゲート信号線

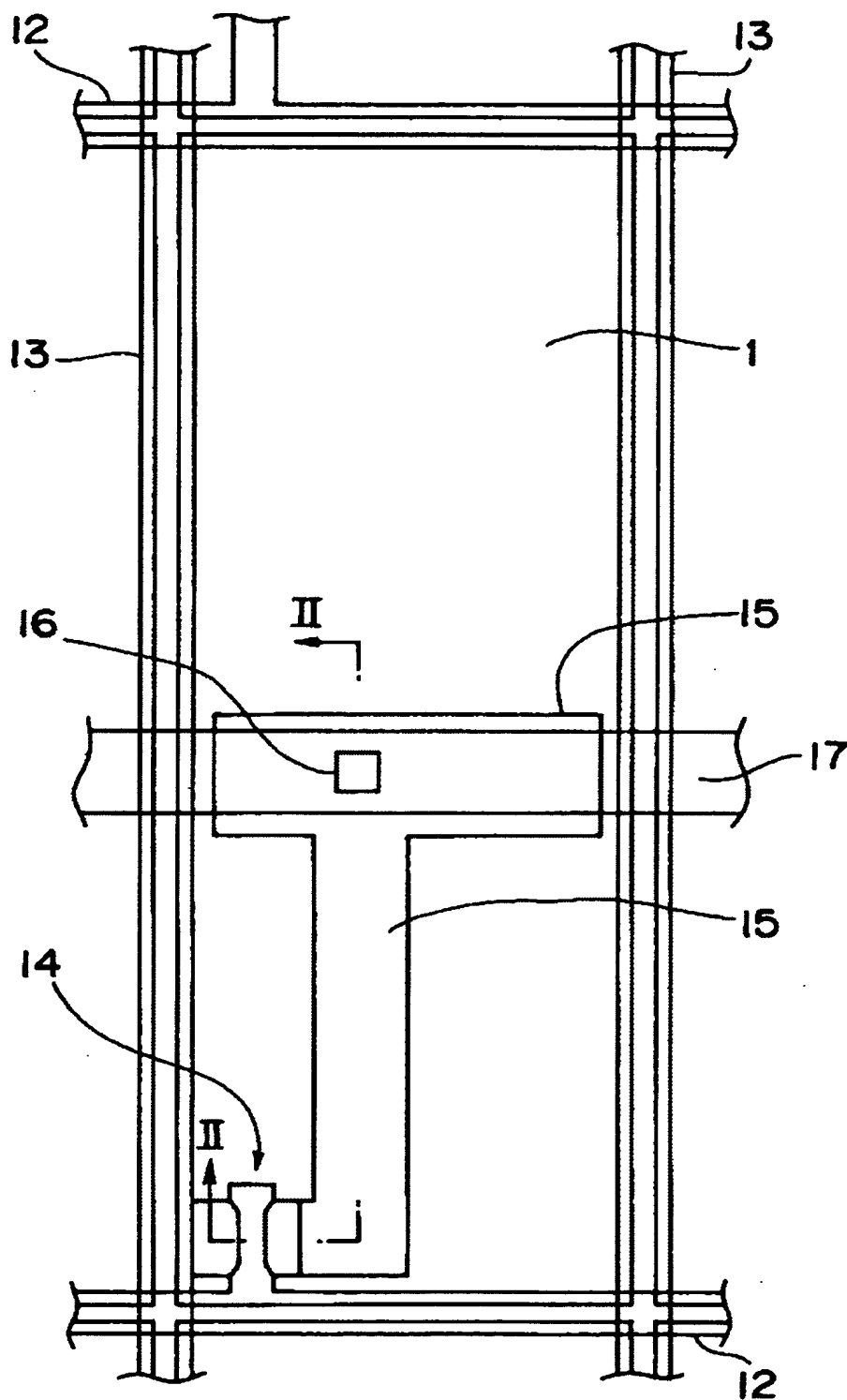
6 5 ソース信号線

7 1 光誘電膜

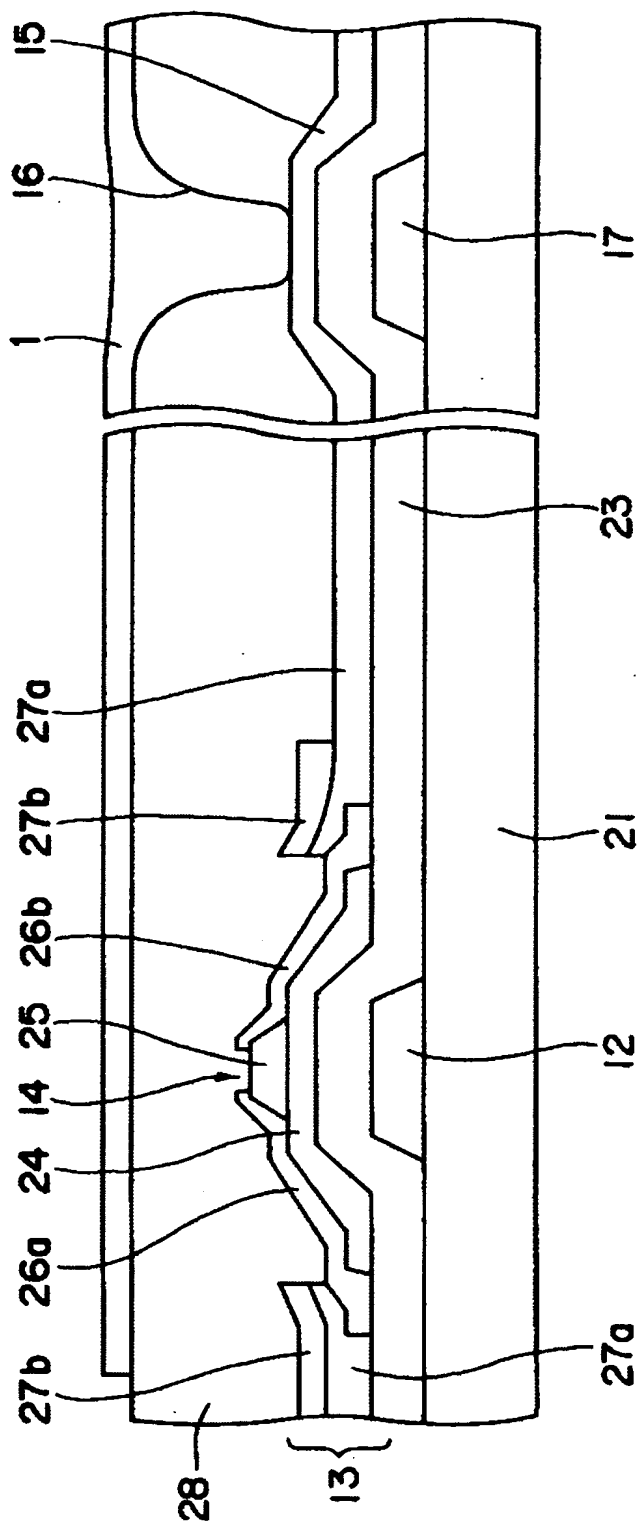
7 2 上部電極

【書類名】 図面

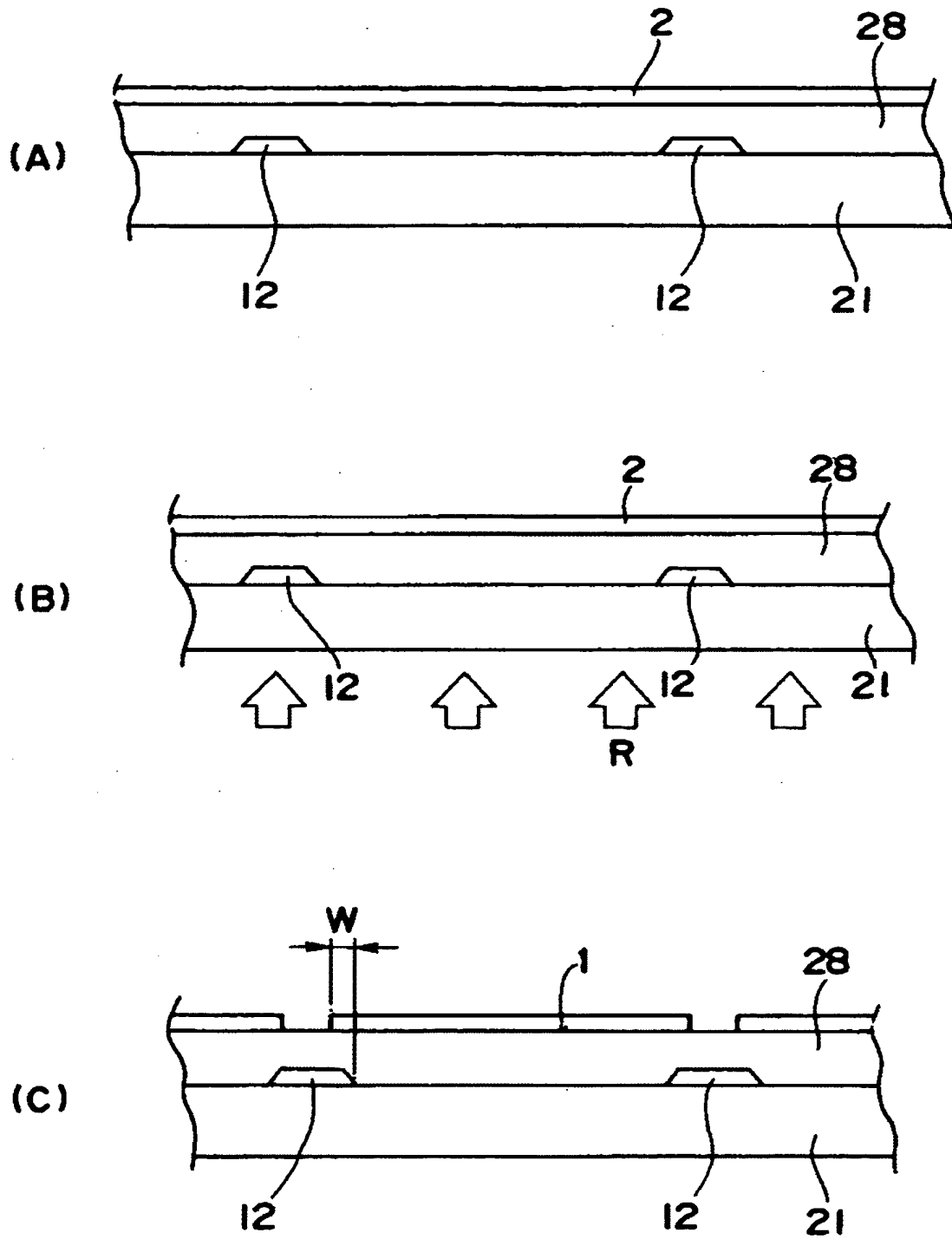
【図 1】



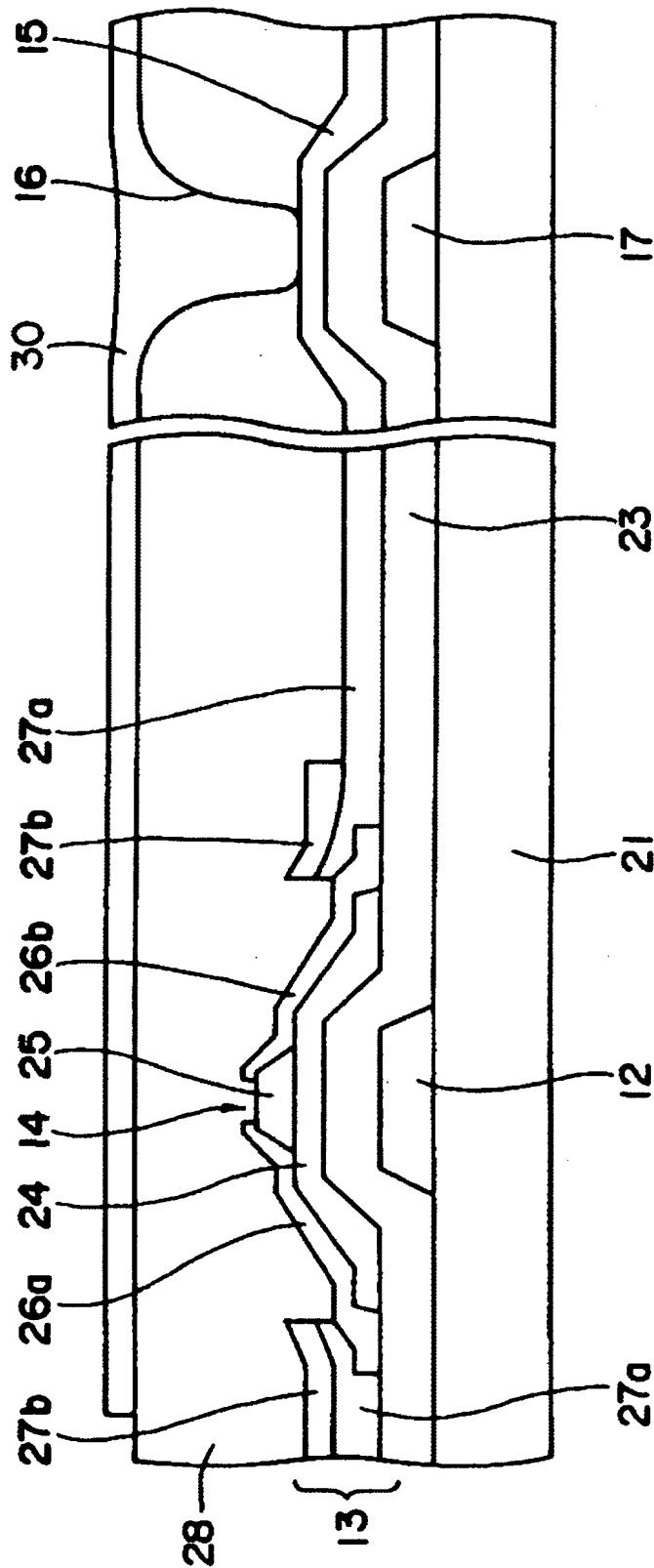
【図 2】



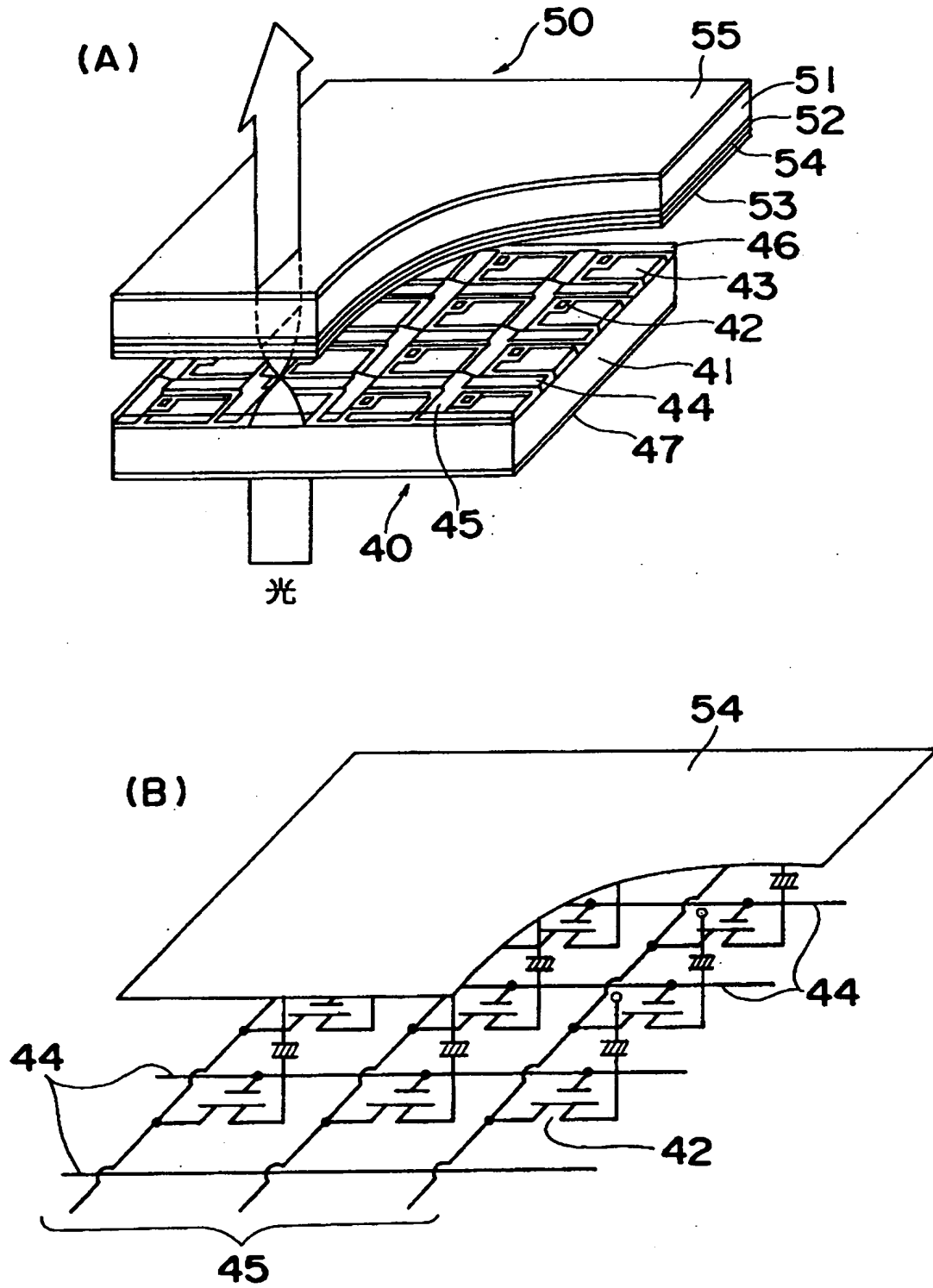
【図 3】



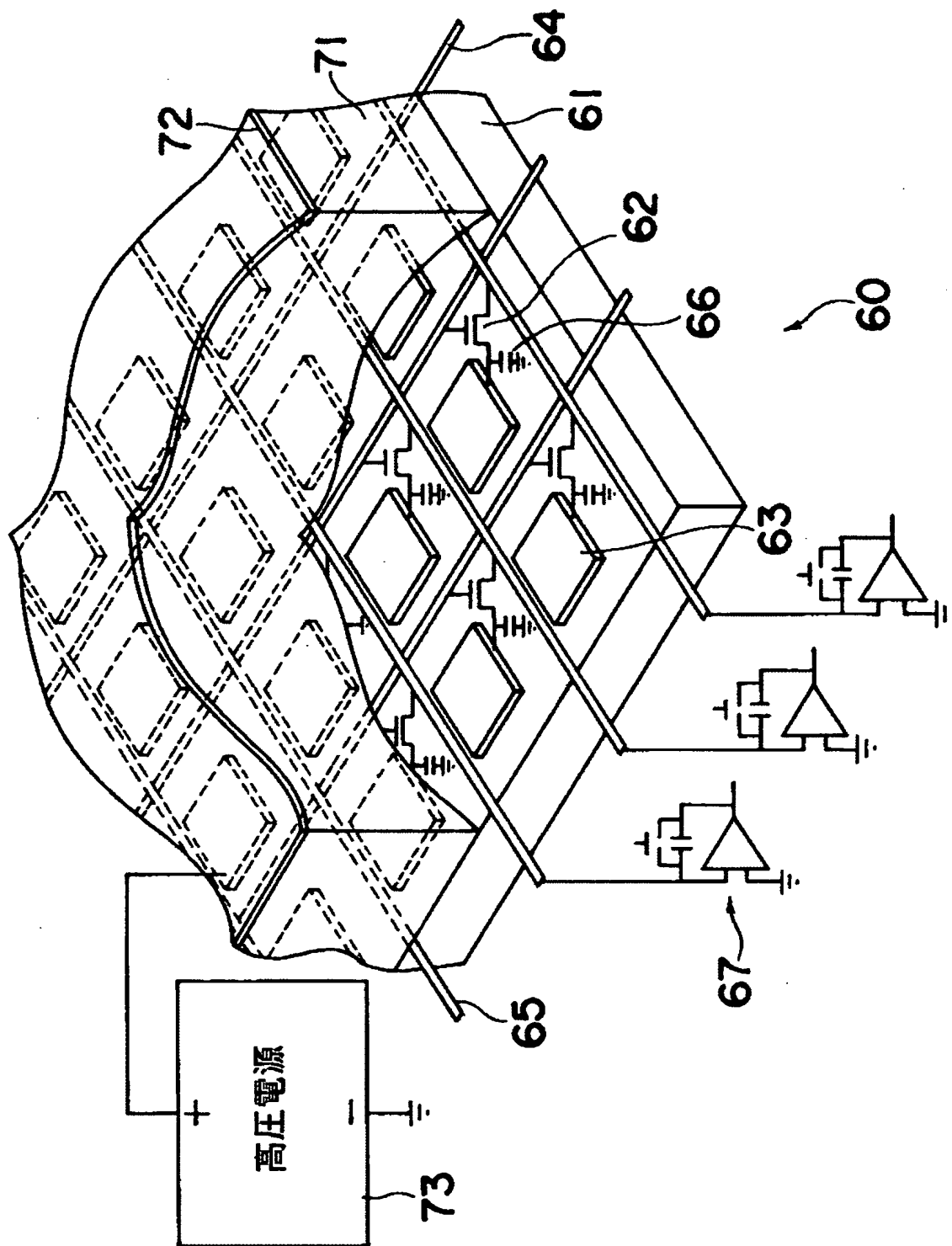
【図4】



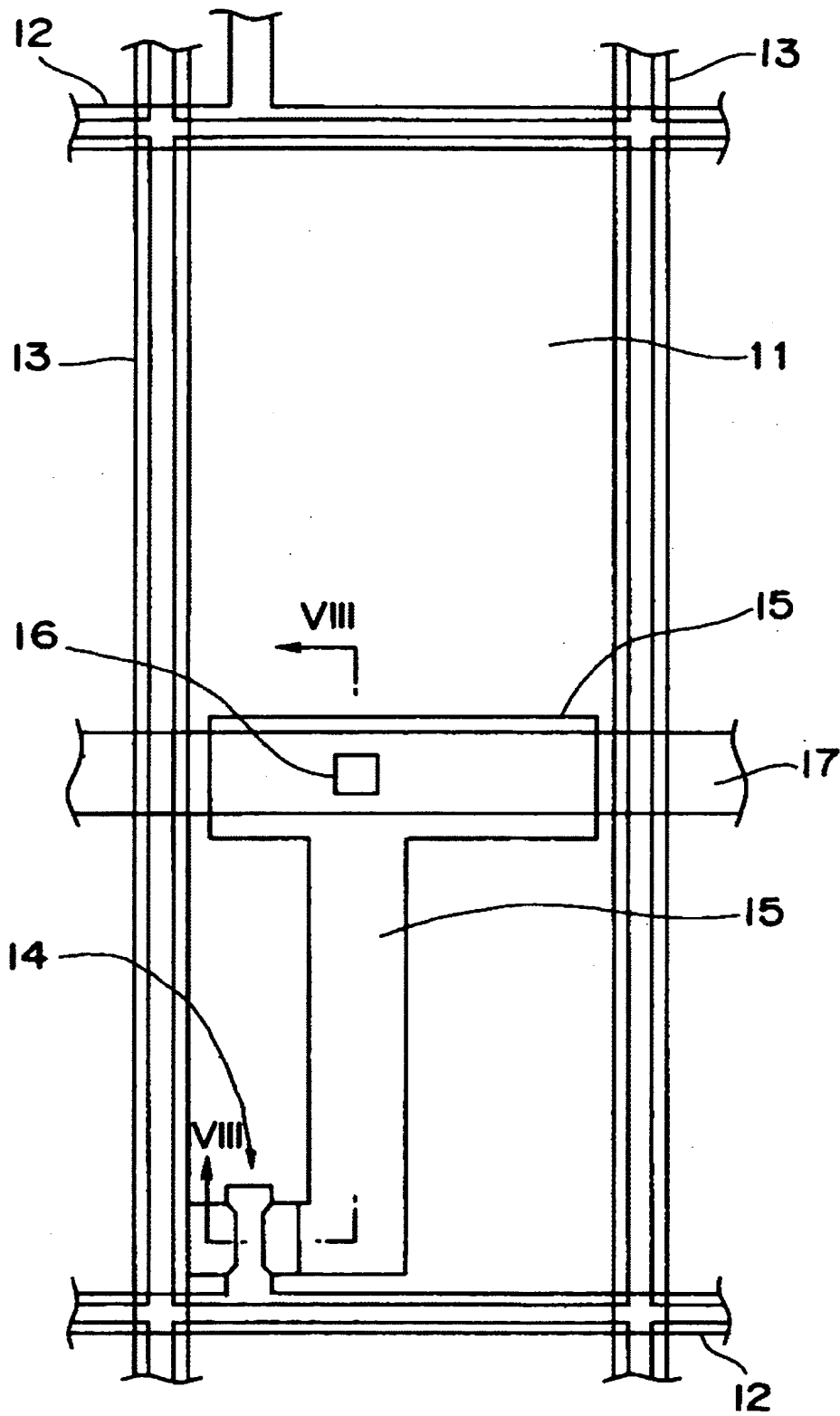
【図 5】



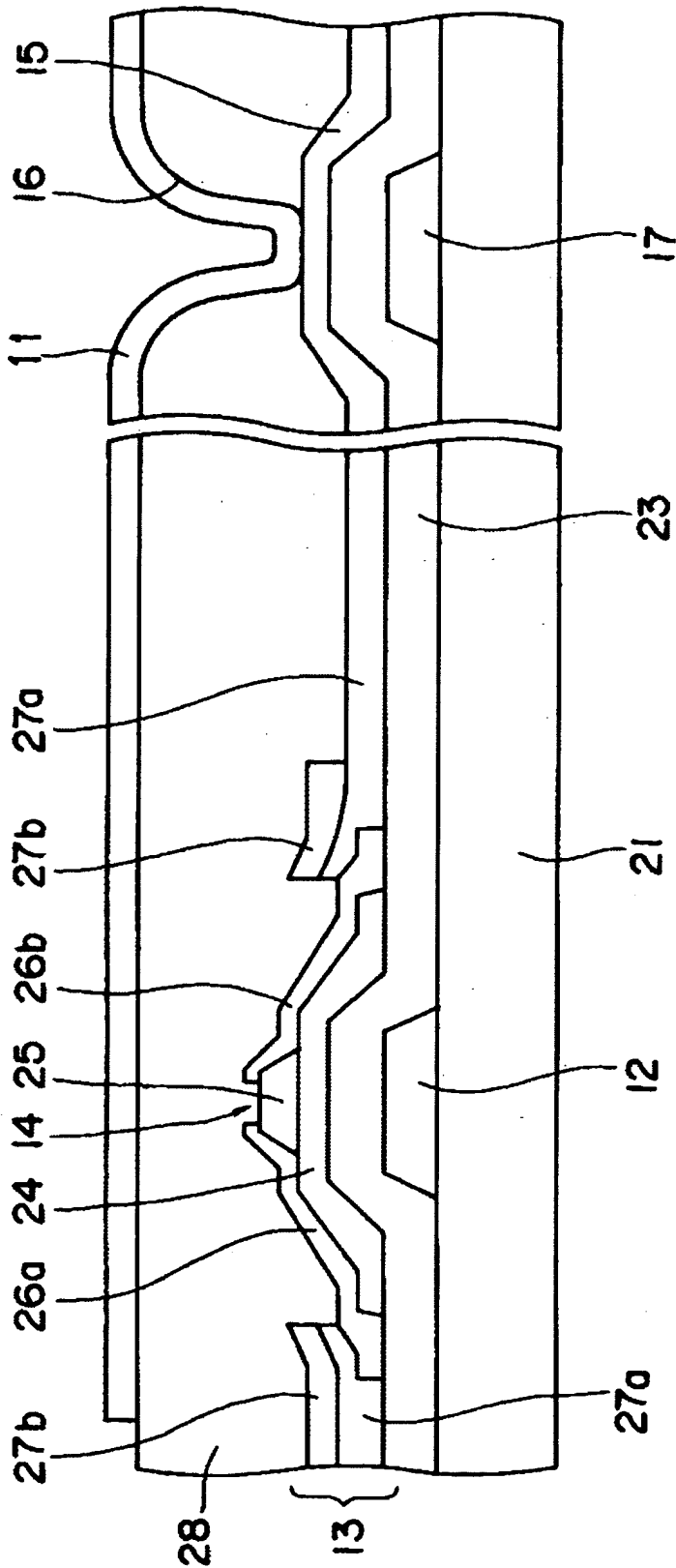
【図 6】



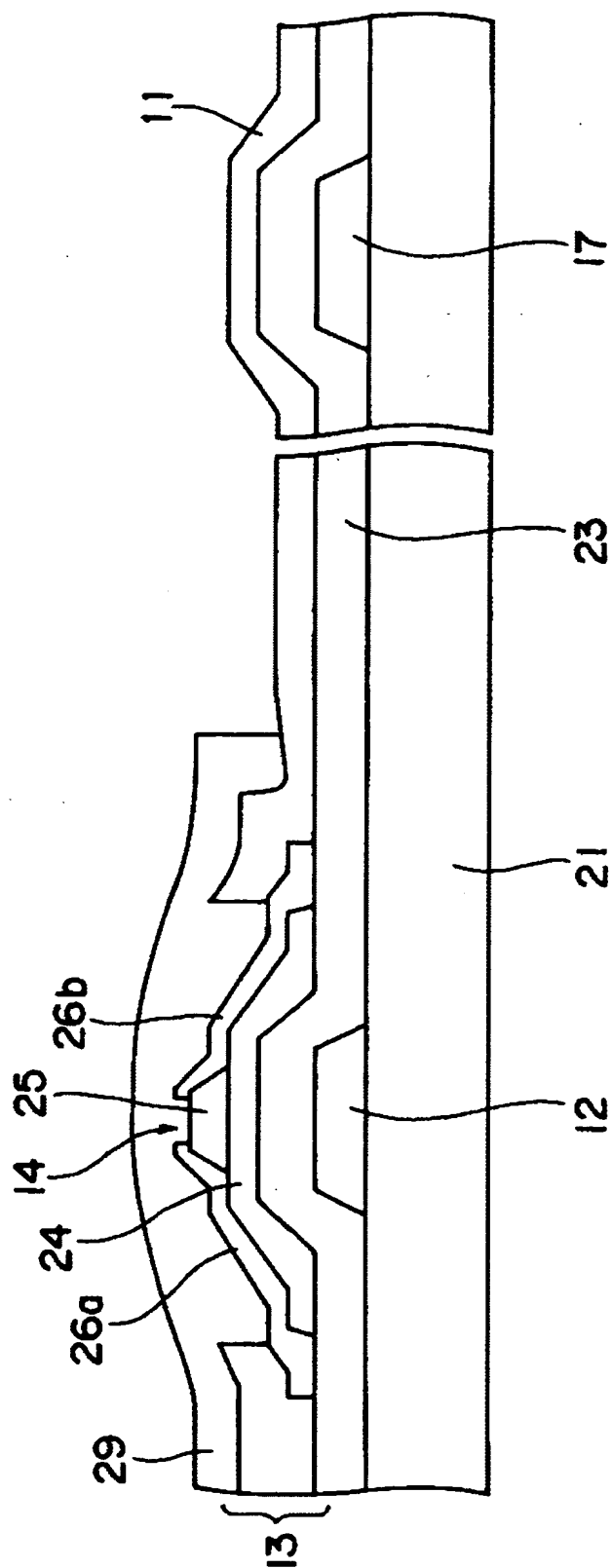
【図7】



【図8】



【図9】



【書類名】 要約書

【要約】

【課題】 画素電極の形成工程を短縮し、セルフアライメントによって露光精度を向上させ、画素電極同士のリーク不良を防止できるアクティブマトリクス基板を提供する。

【解決手段】 マトリクス状にT F T 14を形成したアクティブマトリクス基板は、透光性基板21上にゲート信号線12、容量配線27を形成し、これらを覆うゲート絶縁膜23上に半導体層24とチャネル保護層25で左右に分離されたソース、ドレイン電極26a, 26bとを順次形成してT F T 14とし、基板21全体を層間絶縁膜28で覆う。層間絶縁膜28の上に、この層間絶縁膜を貫くコンタクトホール16を介してT F T 14に接続される画素電極1を形成する。画素電極1は、透明導電性微粒子としてI T OやA T O又はZ n Oを含有するネガ型のアクリル重合樹脂などの感光性透明樹脂を、層間絶縁膜28に塗布し、これを裏面から露光し、現像して形成される。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [000005049]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	大阪府大阪市阿倍野区長池町22番22号
氏 名	シャープ株式会社